

# Co-sintesis yang sadar akan keandalan untuk Sistem Tertanam

Winda Istiana<sup>1\*</sup>), Ryan Puji Cahyono<sup>2)</sup>  
<sup>1,2</sup>Teknik Komputer  
\*Winda46576@gmail.com

## Abstrak

Sebagai skala teknologi, kesalahan transien telah muncul sebagai tantangan utama untuk tertanam yang andal desain sistem. Makalah ini mengusulkan metodologi desain yang menggabungkan keandalan ke dalam perangkat keras-perangkat lunak paradigma desain bersama untuk sistem tertanam. Kami memperkenalkan algoritma alokasi dan penjadwalan yang efisien menangani eksekusi bersyarat dalam sistem tertanam multi-tingkat, dan secara selektif menduplikasi tugas-tugas penting untuk dideteksi atau memperbaiki kesalahan sementara, sehingga keandalan sistem ditingkatkan. Dua metode diusulkan untuk menyisipkan tugas duplikat ke dalam jadwal. Keandalan yang ditingkatkan dicapai dengan memanfaatkan idle sumber daya komputasi dan mengambil keuntungan dari jadwal yang tumpang tindih untuk tugas-tugas yang saling eksklusif di grafik tugas bersyarat, sehingga tidak menimbulkan penalti sumber daya atau kinerja.

**Kata kunci :** metodologi desain, desain *embedded system*, algoritma penjadwalan.

---

## PENDAHULUAN

Sistem tertanam sangat penting secara ekonomi(Puspaningrum, Firdaus, et al., 2020). Aplikasi yang disematkan termasuk konsumen elektronik, pemrosesan sinyal, dan kontrol mobil(Ahdan & Susanto, 2021). Pasar sistem tertanam di seluruh dunia adalah diperkirakan mencapai \$45,9 miliar pada tahun 2004 dan diharapkan tumbuh pada tingkat pertumbuhan tahunan rata-rata 14% selama beberapa tahun ke depan untuk mencapai \$88 miliar oleh 2009(Kurniawan & Surahman, 2021)(Nurmala Sari et al., 2021; Puspaningrum, Suaidah, et al., 2020; Very et al., 2021). Dibandingkan dengan komputasi berperforma tinggi sistem, sistem tertanam lebih sensitif terhadap biaya dan membutuhkan waktu yang lebih singkat ke pasar(Rahmanto et al., 2020). Untuk mengurangi upaya desain dan biaya sistem dan mempersingkat waktu-ke-pasar, desainer harus datang dengan sistem heterogen, yang

biasanya terdiri dari prosesor tertanam dan ASIC(Andraini, 2022; Andraini & Bella, 2022; Sartika & Pranoto, 2021). Paling tertanam sistem adalah multiprosesor heterogen dengan beberapa jenis elemen pemrosesan yang berbeda, termasuk elemen pemrosesan perangkat keras yang disesuaikan (PE) serta CPU yang dapat diprogram(Suaidah, 2021).

Salah satu tantangan besar untuk sistem tertanam desainer di era VLSI nanometer menjamin keandalan(Anantama et al., 2020). Geometri yang menyusut, tegangan suplai yang lebih rendah, frekuensi yang lebih tinggi, kepadatan daya yang lebih tinggi, dan sirkuit dengan kepadatan lebih tinggi semuanya memiliki dampak negatif sehingga terjadinya kesalahan sementara meningkat karena faktor-faktor ini(Mundus et al., 2019). Kesalahan sementara adalah kesalahan yang disebabkan oleh kondisi lingkungan sementara (seperti kebisingan catu daya dan interkoneksi) kebisingan) atau oleh kondisi lingkungan khusus (neutron dan partikel alfa, juga disebut kesalahan lunak(Samsugi et al., 2018)(Andraini, 2022; Andraini et al., n.d.; Andraini & Bella, 2022; Andraini & Ismail, 2022; *Comparison of Support Vector Machine and Naïve Bayes on Twitter Data Sentiment Analysis*, 2021; Sartika & Pranoto, 2021; Sintaro et al., 2022). Sirkuit itu sendiri tidak rusak meskipun kesalahan komputasi diperkenalkan. Akibatnya, mendeteksi dan mengoreksi kesalahan untuk memberikan eksekusi yang andal dalam keberadaan kesalahan transien menjadi semakin kritis untuk sistem tertanam, terutama untuk mission-critical aplikasi(Dita et al., 2021). Dalam makalah ini, fokus utama kami adalah mendeteksi dan mengoreksi kesalahan transien di dalam paradigma desain bersama perangkat keras/perangkat lunak(Puspitasari & Budiman, 2021)(Pramono et al., 2020)(Hendrastuty et al., 2021)(Budi & Suryono, 2023; Isnain & Putra, 2023; Pasha, Sucipto, et al., 2023; Purwayoga & Nurkholis, 2023; Samsugi et al., 2023). Langkah pertama dalam aliran desain tertanam adalah biasanya disebut sintesis perangkat keras/perangkat lunak, yang mempartisi spesifikasi sistem ke dalam modul perangkat keras dan perangkat lunak untuk memenuhi kinerja, daya, dan tujuan biaya(Surahman et al., 2014)(Abidin et al., 2022)(Seftiana et al., 2021). Sebuah model umum untuk menggambarkan aplikasi adalah grafik tugas. Sintesis bersama proses biasanya mensintesis arsitektur multiprosesor terdistribusi dan mengalokasikan tugas ke target arsitektur, sehingga alokasi dan penjadwalan grafik tugas memenuhi tenggat waktu sistem, sementara biaya sistem diminimalkan(Setiawansyah, Sulistiani, et al., 2021)(Dheara et al., 2022)(Septilia et al., 2020).

Sasaran, tujuan arsitektur adalah arsitektur multiprosesor heterogen yang terdiri dari beberapa elemen pemrosesan (PE) dari berbagai jenis seperti CPU dan ASIC khusus domain(Fithratullah, 2019)(Fithratullah, 2021). Karena datanya ketergantungan dan ketergantungan kontrol di antara tugas-tugas aplikasi, tidak semua sumber daya komputasi sepenuhnya dimanfaatkan sepanjang waktu. Oleh karena itu, dimungkinkan untuk selektif menduplikasi beberapa tugas dan memanfaatkan idle sumber daya untuk mendeteksi kesalahan lunak, sehingga keseluruhan keandalan sistem ditingkatkan(Samsugi et al., 2021)(rusliyawati et al., 2020)(Reza & Putra, 2021).

## **KAJIAN PUSTAKA**

Codesign perangkat keras/lunak pindah dari disiplin yang muncul ke teknologi arus utama sejak itu diperkenalkan sekitar satu dekade yang lalu(Utami Putri, 2022)(Utami et al., 2019). Penelitian codesign awal berfokus pada kinerja dan biaya pengorbanan untuk meminimalkan biaya sistem di bawah kendala kinerja(Yolanda & Neneng, 2021). Mulai dari pertengahan 1990-an, desain sistem tertanam berdaya rendah menjadi tema dominan, dan mendorong komunitas desain bersama ke dalam teknik untuk tertanam daya rendah sintesis sistem(Hayatunnufus & Alita, 2020)(Sintaro et al., 2021). Teknik desain bersama perangkat keras/lunak yang ditargetkan pada sistem tertanam berdaya rendah digunakan untuk mengeksplorasi ruang desain untuk pengorbanan antara kekuatan, kinerja, dan biaya(Rahman Isnain et al., 2021).

Toleransi kesalahan telah lama digunakan sebagai sarana meningkatkan keandalan chip VLSI(Putri et al., 2020). Sistem keandalan dapat dipastikan dengan menggunakan teknik redundansi yang berbeda, seperti redundansi perangkat keras, redundansi perangkat lunak(Ramadhan et al., 2021)(Ahmad et al., 2018), redundansi informasi, dan redundansi waktu. Berbagai metode untuk mengurangi kesalahan sementara di IC submikron dalam telah diusulkan. Pekerjaan sebelumnya pada desain algoritma otomatisasi untuk VLSI yang toleran terhadap kesalahan adalah terutama berfokus pada sintesis tingkat tinggi (HLS). Semua pendekatan ini biasanya memperkenalkan redundansi untuk meningkatkan keandalan dan dikenakan penalty dalam kinerja, daya, ukuran die, dan waktu desain(Dewantoro, 2021)(Sulistiyawati et al., 2013)(Wajiran et al., 2020).

Meskipun masalah keandalan disebabkan oleh kesalahan transien telah diselidiki dari sirkuit tingkat hingga tingkat mikroarsitektur, sebagian besar dari yang sebelumnya bekerja dalam desain bersama perangkat keras/perangkat lunak, jelajahi tradeoff antara kinerja, kekuatan, dan biaya. Keandalan belum secara eksplisit diperhitungkan selama aliran desain. Perangkat keras tingkat sistem/ co-desain perangkat lunak untuk keandalan tidak dipelajari dengan baik area, dan peningkatan keandalan sistem adalah dengan mengorbankan kinerja dan biaya. Hasil dari, hanya ada sedikit perangkat keras/perangkat lunak yang toleran terhadap kesalahan studi desain bersama. COFTA diusulkan sebagai kerangka kerja cosintesis untuk distribusi heterogen sistem tertanam untuk toleransi kesalahan(Fernando et al., 2021). Kesalahan kemampuan deteksi diberikan ke tertanam sistem dengan menambahkan pernyataan dan meniru dan membandingkan tugas untuk spesifikasi sistem sebelum co-sintesis itu ketergantungan (reliability dan availability) dari arsitektur dievaluasi selama co-sintesis. Milik mereka grafik tugas spesifikasi sistem hanya mempertimbangkan data dependensi. Kenaikan biaya rata-rata karena mereka sintesis toleran kesalahan hampir 60% dibandingkan dengan sistem tanpa fitur toleransi kesalahan. Karya terbaru telah menyelidiki masalah desain bersama yang andal dengan memperkenalkan properti keandalan ke dalam spesifikasi, dan memberikan peningkatan pada tradisional aliran desain bersama. Namun, arsitektur target mereka adalah yang disederhanakan yang hanya memiliki satu CPU plus satu koprosesor(Setiawansyah, Adrian, et al., 2021)(Engineering et al., 2023; Informatika et al., 2023; Isnain et al., 2023; Pasha, Megawaty, et al., 2023; Slack, 2023; Technology et al., 2023).

Setiap tugas dapat memiliki beberapa opsi implementasi berbeda dalam jenis PE, biaya dan waktu pelaksanaan(Dewi, 2021; Sari & Putri, 2019). Itu perpustakaan teknologi menyediakan sejumlah pilihan: jenis CPU dan waktu eksekusi kasus terburuk (WCET) untuk tugas-tugas pada setiap jenis CPU(Samsugi et al., 2020). Mengingat grafik tugas bersyarat, target arsitektur, dan perpustakaan teknologi, algoritma cosintesis memilih jumlah dan jenis elemen pemrosesan dari perpustakaan target, menghasilkan alokasi tugas pada arsitektur target dan membangun jadwal tugas global statis pada elemen pemrosesan yang ditentukan, dengan minimal biaya sistem sambil memenuhi tenggat waktu(Yulianti et al., 2021).

## **METODE**

Di bagian ini, kami menjelaskan kerangka kerja cosintesis yang sadar akan keandalan. Tujuan yang diusulkan pendekatan adalah untuk memberikan keandalan maksimum melalui tugas duplikasi, tanpa kinerja atau penalti biaya.

### **3.1.Meningkatkan Keandalan melalui Duplikasi Tugas**

Untuk mengintegrasikan keandalan ke dalam paradigma co-sintesis ini, langkah pertama adalah memutuskan kekritisitas masing-masing tugas dalam grafik tugas (Aji & Dewi, 2017; Rido, 2022; Wardaniningsih & Kasih, 2022; Yunita et al., 2022). Beberapa tugas dapat mentolerir tingkat kesalahan transien tertentu. Misalnya, dalam aplikasi video, kesalahan sementara dapat terwujud diri mereka sebagai bagian berwarna yang hilang atau salah pada layar tampilan. Kesalahan ini mungkin tidak terlihat atau penting bagi pengguna. Namun, ketika elemen yang digunakan untuk mengontrol fungsionalitas dari perangkat seperti register penghitung program atau cabang alamat target, kesalahan sementara dapat memiliki lebih banyak dampak serius dan menyebabkan tidak hanya data yang rusak, tetapi juga hilangnya fungsionalitas dan kegagalan kritis.

Namun, kami perhatikan bahwa tugas B dan C dapat dibagikan sumber daya CPU yang sama karena mereka saling eksklusif dan tidak akan diaktifkan secara bersamaan, karena mereka milik cabang bersyarat yang berbeda. Selain itu, ada beberapa slot waktu idle untuk CPU1 dan CPU2 yang memungkinkan tugas duplikat untuk diisi tanpa menimbulkan kinerja dan penalti biaya. Oleh mengambil keuntungan dari fakta-fakta ini, sintesis yang lebih baik di mana tugas A dan tugas B diduplikasi, sehingga keandalan keseluruhan dari sistem ditingkatkan sementara kinerja dan biaya sistem tidak terpengaruh.

### **3.2.Algoritma Alokasi dan Penjadwalan**

Alokasi dan algoritma penjadwalan kami didasarkan pada kerangka co-sintesis ASICosyn . Dia melakukan alokasi tugas pada CPU dan penjadwalan tugas pada CPU dan ASIC secara bersamaan sehingga algoritma dapat mengambil keuntungan dari berbagi sumber daya di antara ini tugas yang saling eksklusif milik yang berbeda ranting.

Urgensi dinamis sebenarnya terkait dengan faktor berikut:

1. Urgensi statis (SU). Jika task\_s SU tinggi, itu menyiratkan bahwa tugas ini adalah tugas kritis dan harus diberikan prioritas tinggi.
2. Waktu mulai paling awal tugas pada CPU. Perhatikan bahwa ready\_time(tugas) memperhitungkan waktu komunikasi dari sebelumnya. Kita asumsikan bahwa waktu komunikasi antara dua tugas pada CPU yang sama adalah 0. Saling tepi komunikasi eksklusif dapat berbagi tautan komunikasi yang sama dengan waktu yang tumpang tindih slot.
3. Waktu eksekusi kasus terburuk (WCET) ini tugas pada CPU.

### **3.3.Memasukkan Tugas Duplikat**

Pada bagian ini, kami menyajikan dua algoritma untuk menyisipkan tugas yang digandakan sedemikian rupa sehingga keseluruhan keandalan sistem ditingkatkan. Masalah menyesuaikan tugas yang digandakan ke dalam slot penjadwalan yang kosong mirip dengan masalah bin-packing on-line yang merupakan masalah NP-keras. Oleh karena itu, dalam hal ini bekerja, kami mengeksplorasi solusi cepat dengan memperkenalkan dulu algoritma heuristik.

Algoritma pertama (S\_R\_INC) adalah incremental pendekatan penjadwalan. Kami pertama kali memanggil alokasi asli dan prosedur penjadwalan ASP untuk mendapatkan jadwal tugas awal dan biaya sumber daya (dicatat sebagai MIN\_COST). Kemudian kami menduplikasi satu tugas setiap kali mengikuti peringkat kekritisannya dari tinggi ke rendah. Algoritma lalu panggil ASP lagi untuk mendapatkan jadwal tugas baru dan biaya baru. Jika biaya baru lebih besar dari MIN\_COST, artinya batasan biaya terlampaui karena duplikasi tugas ini. Karena itu, kita tidak boleh menduplikasi tugas ini. Prosedurnya adalah dieksekusi secara iteratif untuk semua tugas.

Algoritma ini memanggil alokasi dan prosedur penjadwalan (ASP) hanya sekali, dan menyesuaikan jadwal secara langsung saat memasukkan tugas yang digandakan. Untuk setiap tugas dengan prioritas dari tinggi untuk kekritisannya rendah, kami mencoba menemukan slot waktu idle terbaik untuk itu. Langkah pertama adalah mencari semua kandidat waktu idle slot dalam jadwal untuk tugas, termasuk yang sebenarnya slot waktu idle atau slot waktu

yang ditempati oleh yang lain tugas yang saling eksklusif dengan tugas saat ini (karena kondisi eksekusi yang berbeda). Waktu menganggur slot yang cukup panjang untuk menjadwalkan duplikat tugas tanpa mempengaruhi tugas lain disebut long-timeslot; Slot waktu idle yang terlalu pendek (yaitu, kami memiliki untuk menunda pelaksanaan tugas lain jika tugas duplikat dimasukkan ke dalam slot itu) disebut shorttime-slot. Langkah kedua melibatkan menemukan yang paling slot waktu yang sesuai untuk tugas target berdasarkan aturan heuristik berikut :

1. Slot waktu lama lebih baik daripada slot waktu pendek
2. di antara semua slot lama
  - a) waktu pelaksanaan tugas yang lebih pendek pada PE itu adalah lebih baik
  - b) slot waktu yang lebih awal lebih baik
3. di antara semua slot waktu singkat
  - a) hitung waktu penyelesaian baru karena penundaan semua tugas yang berdekatan di tempat yang sama PE dan semua tugas berikut di PE lainnya.
  - b) yang menghasilkan penyelesaian paling awal waktu lebih baik.

Jika waktu penyelesaian baru lebih lambat dari batas waktu, slot waktu tidak dipertimbangkan lagi. Penundaan mungkin tidak memengaruhi masalah kinerja (yaitu, waktu penyelesaian baru masih lebih awal dari tenggat waktu), ketika penundaan diserap oleh yang lain slot waktu. Kami juga memperhatikan bahwa, jika tugas ditunda, semua tugas yang berdekatan di PE yang sama dan semua yang berdekatan tugas berikut dalam grafik tugas perlu ditunda. Algoritma pertama (penjadwalan inkremental) dapat mencapai hasil jadwal yang sadar akan keandalan yang lebih baik, karena menghasilkan arsitektur baru dengan yang baru alokasi dan penjadwalan setiap kali digandakan tugas dimasukkan ke dalam grafik tugas,. Kedua algoritma (penjadwalan statis) hanya memanggil prosedur alokasi dan penjadwalan ASP sekali, dan tidak memodifikasi arsitektur dan alokasi. Itu hanya menyisipkan tugas yang digandakan dan menyesuaikan jadwal pada setiap PE. Oleh karena itu, algoritma pertama diharapkan menghasilkan hasil yang lebih baik dengan mengorbankan solusi yang lebih lama waktu.

## **HASIL DAN PEMBAHASAN**

Kerangka kerja co-sintesis diimplementasikan dalam C++ dan eksperimen dijalankan pada mesin Linux dengan prosesor Intel Pentium 4 (2.8 GHz/512M RAM). Kami menunjukkan algoritme yang sadar akan keandalan pertama (penjadwalan inkremental) sebagai S\_R\_INC dan algoritma sadar-keandalan kedua (penjadwalan statis) sebagai S\_R\_STA. Kami juga membandingkan keandalan-sadar skema dengan skema tanpa menduplikasi tugas (S\_MINC) berdasarkan alokasi awal dan prosedur penjadwalan (ASP). Masukan ke Perpustakaan teknologi menentukan waktu eksekusi untuk setiap tugas pada elemen proses yang berbeda dan biaya elemen pemrosesan. Perhatikan bahwa CPU dapat menjadi dibagi oleh tugas; tetapi, ASIC adalah aplikasi khusus dan tidak dapat dibagi oleh dua tugas yang berbeda. Untuk kesederhanaan, kami mengasumsikan semua implementasi ASIC biaya untuk tugas yang berbeda memiliki biaya yang sama di sini, meskipun biasanya mereka tidak akan sama karena perbedaan implementasinya.

Sadar akan keandalan skema S\_R\_STA dan S\_R\_INC mencoba menduplikasi sebagai banyak tugas mungkin untuk meningkatkan keandalan sambil mempertahankan biaya sistem dan persyaratan kinerja yang sama. Karena perbandingan itu perlu dilakukan di antara hasil tugas, dan tugas pemeriksa tambahan juga diperlukan untuk setiap tugas digandakan (biasanya waktu eksekusi ini tugas pemeriksa kecil, karena satu-satunya fungsinya adalah membandingkan hasil dari dua tugas. Dalam contoh ini, untuk kesederhanaan, waktu eksekusi tugas pemeriksa adalah diasumsikan satu). Kami perhatikan bahwa tingkat duplikasi tanpa biaya tambahan tergantung pada fitur intrinsik dari grafik tugas masukan. Dalam contoh ini, karena ketat tenggat waktu, tugas dialokasikan untuk pemrosesan elemen dengan waktu eksekusi yang lebih singkat. Karena itu, tugas F dan G tidak dapat diduplikasi untuk mencapai duplikasi penuh. Skema kami menduplikasi 71% dari tugas tanpa menimbulkan kinerja atau penalti biaya.

Algoritma jadwal dasar kami, S\_R\_INC dan S\_R\_STA, hanya masukkan satu salinan dari setiap tugas asli ke dalam grafik tugas baru. Jika hasil eksekusi berbeda antara tugas asli dan tugas duplikat, kesalahan dapat dideteksi tetapi tidak dapat diperbaiki secara langsung. Oleh karena itu, kami memperluas algoritma berbasis deteksi kesalahan asli ke algoritma berbasis koreksi kesalahan. Ide dasarnya adalah, untuk setiap kali, dua salinan dari tugas asli dimasukkan ke dalam grafik tugas bersama. Ketika hasil dari ketiga tugas ini adalah berbeda,



pemungutan suara mayoritas digunakan untuk memutuskan nilai yang benar (ini juga disebut Triple Module Redundansi (TMR)).

## KESIMPULAN

Seiring skala teknologi, kesalahan sementara menjadi besar perhatian untuk desain sistem tertanam yang andal. Kita mengusulkan metodologi desain yang secara selektif menduplikasi tugas-tugas penting untuk mendeteksi atau memperbaiki kesalahan sementara, sehingga keandalan sistem meningkat. Itu peningkatan keandalan (melalui tugas duplikat selektif) memanfaatkan sumber daya komputasi yang menganggur dan mengambil keuntungan dari eksklusivitas timbal balik di antara mereka tugas yang memiliki kondisi eksekusi yang berbeda. Itu peningkatan keandalan tidak menimbulkan sumber daya atas penalti kinerja.

## REFERENSI

- Abidin, Z., Amelia, D., & Aguss, R. M. (2022). *PELATIHAN GOOGLE APPS UNTUK MENAMBAH KEAHLIAN TEKNOLOGI INFORMASI BAGI GURU SMK PGRI 1 LIMAU*. 3(1), 43–48.
- Ahdan, S., & Susanto, E. R. (2021). *IMPLEMENTASI DASHBOARD SMART ENERGY UNTUK PENGONTROLAN RUMAH PINTAR PADA PERANGKAT BERGERAK BERBASIS INTERNET OF THINGS*. *Jurnal Teknoinfo*, 15(1), 26–31.
- Ahmad, I., Surahman, A., Pasaribu, F. O., & Febriansyah, A. (2018). *Miniatur Rel Kereta Api Cerdas Indonesia Berbasis Arduino*. *CIRCUIT: Jurnal Ilmiah Pendidikan Teknik Elektro*, 2(2).
- Aji, G. F. S., & Dewi, N. (2017). *Prosiding Seminar Nasional: Membongkar Sastra, Menggugat Rezim Kepastian*. In *Prosiding Seminar Nasional: Membongkar Sastra, Menggugat Rezim Kepastian*.
- Anantama, A., Apriyantina, A., Samsugi, S., & Rossi, F. (2020). *Alat Pantau Jumlah Pemakaian Daya Listrik Pada Alat Elektronik Berbasis Arduino UNO*. *Jurnal Teknologi Dan Sistem Tertanam*, 1(1), 29–34.
- Andraini, L. (2022). *Pengeimplementasian DevOps Pada Sistem Tertanam dengan ESP8266 Menggunakan Mekanisme Over The Air*. 2(4), 1–10.
- Andraini, L., & Bella, C. (2022). *Pengelolaan Surat Menyurat Dengan Sistem Informasi ( Studi Kasus: Kelurahan Gunung Terang )*. *Jurnal Portal Data*, 2(1), 1–11. <http://portaldata.org/index.php/portaldata/article/view/71>
- Andraini, L., Indonesia, U. T., Lampung, B., Indonesia, U. T., Lampung, B., Surahman, A., Indonesia, U. T., & Lampung, B. (n.d.). *Design And Implementation Of 02244 TDS Meter Gravity Sensor And 4502C pH Sensor On Hydroponic*.
- Andraini, L., & Ismail, I. (2022). *KARYA MESUJI*. 3(1), 123–131.

- Budi, I., & Suryono, R. R. (2023). Application of named entity recognition method for Indonesian datasets: a review. *Bulletin of Electrical Engineering and Informatics*, 12(2), 969–978. <https://doi.org/10.11591/eei.v12i2.4529>
- Dewantoro, F. (2021). Kajian Pencahayaan dan Penghawaan Alami Desain Hotel Resort Kota Batu Pada Iklim Tropis. *JICE (Journal of Infrastructural in Civil Engineering)*, 2(01), 1–7.
- Dewi, P. S. (2021). E-Learning: PjBL Pada Mata Kuliah Pengembangan Kurikulum dan Silabus. *Jurnal Cendekia: Jurnal Pendidikan Matematika*, 5(02), 1332–1340. <https://j-cup.org/index.php/cendekia/article/view/572>
- Dheara, K., Saniati, & Neneng. (2022). *APLIKASI E-COMMERCE UNTUK PEMESANAN SPAREPART MOTOR*. 3(1), 83–89.
- Dita, P. E. S., Al Fahrezi, A., Prasetyawan, P., & Amarudin, A. (2021). Sistem Keamanan Pintu Menggunakan Sensor Sidik Jari Berbasis Mikrokontroler Arduino UNO R3. *Jurnal Teknik Dan Sistem Komputer*, 2(1), 121–135.
- Engineering, S., Fatmawati, L., Priandika, A. T., Putra, A. D., Technology, I., Indonesia, U. T., Indonesia, U. T., & Indonesia, U. T. (2023). *Application of Website-Based Fieldwork Practice Information System*. 1(1), 1–5.
- Fernando, Y., Ahmad, I., Azmi, A., & Borman, R. I. (2021). Penerapan Teknologi Augmented Reality Katalog Perumahan Sebagai Media Pemasaran Pada PT. San Esha Arthamas. *J-SAKTI (Jurnal Sains Komputer Dan Informatika)*, 5(1), 62–71.
- Fithratullah, M. (2019). Globalization and Culture Hybridity; The Commodification on Korean Music and its Successful World Expansion. *Digital Press Social Sciences and Humanities*, 2(2018), 00013. <https://doi.org/10.29037/digitalpress.42264>
- Fithratullah, M. (2021). Representation of Korean Values Sustainability in American Remake Movies. *Teknosastik*, 19(1), 60. <https://doi.org/10.33365/ts.v19i1.874>
- Hayatunnufus, H., & Alita, D. (2020). SISTEM CERDAS PEMBERI PAKAN IKAN SECARA OTOMATIS. *Jurnal Teknologi Dan Sistem Tertanam*, 1(1), 11–16.
- Hendrastuty, N., Ihza, Y., Ring Road Utara, J., & Lor, J. (2021). Rancang Bangun Aplikasi Monitoring Santri Berbasis Android. *Jdmsi*, 2(2), 21–34.
- Hijriyanto, B., & Ulum, F. (2021). Perbandingan Penerapan Metode Pengamanan Web Server Menggunakan Mod Evasive Dan Ddos Deflate Terhadap Serangan Slow Post. *Jecsit*, 1(1), 88–92.
- Informatika, S., Teknik, F., & Indonesia, U. T. (2023). *Pelatihan Penerapan Logika Informatika Sebagai Dasar Algoritma Pemograman di SMKN 7 Bandarlampung*. 1(3), 156–161.
- Isnain, A. R., Adrian, Q. J., & Putra, A. D. (2023). *Digital Printing Training for Design at Students of SMK Budi Karya Natar*. 1(3), 137–141.
- Comparison of Support Vector Machine and Naïve Bayes on Twitter Data Sentiment Analysis, (2021).
- Isnain, A. R., & Putra, A. D. (2023). *Pengenalan Teknologi Metaverse Untuk Siswa SMK Budi Karya Natar*. 1(3), 132–136.
- Kurniawan, F., & Surahman, A. (2021). SISTEM KEAMANAN PADA PERLINTASAN KERETA API MENGGUNAKAN SENSOR INFRARED BERBASIS MIKROKONTROLLER ARDUINO UNO. *Jurnal Teknologi Dan Sistem Tertanam*, 2(1), 7–12.

- Mundus, R., Khwee, K. H., & Hiendro, A. (2019). RANCANG BANGUN INVERTER DENGAN MENGGUNAKAN SUMBER BATERAI DC 12V Ray. *INVERTER DENGAN MENGGUNAKAN SUMBER BATERAI DC 12V Ray*.
- Nurmala Sari, S., Aminatun, D., Sari, S. N., Aminatun, D., Nurmala Sari, S., & Aminatun, D. (2021). Students' Perception on the Use of English Movies to Improve Vocabulary Mastery. *Journal of English Language Teaching and Learning*, 2(1), 16–22. <http://jim.teknokrat.ac.id/index.php/english-language-teaching/index>
- Pasha, D., Megawaty, D. A., & Kuncoro, I. R. (2023). *Pelatihan Pembuatan Game Edukasi Di SMA Negeri 1 Sumberejo*. 1(3), 115–121.
- Pasha, D., Sucipto, A., & Nurkholis, A. (2023). *Pelatihan Desain Grafis untuk Meningkatkan Kompetensi Siswa SMKN 1 Padang Cermin*. 1(3), 122–125.
- Pramono, S., Ahmad, I., & Borman, R. I. (2020). Analisis Potensi Dan Strategi Penembaan Ekowisata Daerah Penyangga Taman Nasional Way Kambas. *Jurnal Teknologi Dan Sistem Informasi (JTISI)*, 1(1), 57–67.
- Purwayoga, V., & Nurkholis, A. (2023). *INFORMATIKA DENGAN MENGGUNAKAN R DAN SHINY*. 17, 183–190.
- Puspaningrum, A. S., Firdaus, F., Ahmad, I., & Anggono, H. (2020). Perancangan Alat Deteksi Kebocoran Gas Pada Perangkat Mobile Android Dengan Sensor Mq-2. *Jurnal Teknologi Dan Sistem Tertanam*, 1(1), 1–10.
- Puspaningrum, A. S., Suaidah, S., & Laudhana, A. C. (2020). MEDIA PEMBELAJARAN TENSES UNTUK ANAK SEKOLAH MENENGAH PERTAMA BERBASIS ANDROID MENGGUNAKAN CONSTRUCT 2. *Jurnal Informatika Dan Rekayasa Perangkat Lunak*, 1(1), 25–35. <https://doi.org/10.33365/jatika.v1i1.150>
- Puspitasari, M., & Budiman, A. (2021). Perancangan Sistem Informasi Manajemen Perpustakaan Menggunakan Metode Fast (Framework for the Application System Thinking) (Studi Kasus : Sman 1 Negeri Katon). *Jurnal Teknologi Dan Sistem Informasi (JTISI)*, 2(2), 69–77.
- Putri, N. U., Oktarin, P., & Setiawan, R. (2020). Pengembangan Alat Ukur Batas Kapasitas Tas Sekolah Anak Berbasis Mikrokontroler. *Jurnal Ilmiah Mahasiswa Kendali Dan Listrik*, 1(1), 14–22. <https://doi.org/10.33365/jimel.v1i1.189>
- Rahman Isnain, A., Pasha, D., & Sintaro, S. (2021). Workshop Digital Marketing “Temukan Teknik Pemasaran Secara Daring.” *Journal of Social Sciences and Technology for Community Service (JSSTCS)*, 2(2), 113–120.
- Rahmanto, Y., Rifaini, A., Samsugi, S., & Riskiono, S. D. (2020). Sistem Monitoring pH Air Pada Aquaponik Menggunakan Mikrokontroler Arduino UNO. *Jurnal Teknologi Dan Sistem Tertanam*, 1(1), 23–28.
- Ramadhan, A. F., Putra, A. D., & Surahman, A. (2021). APLIKASI PENGENALAN PERANGKAT KERAS KOMPUTER BERBASIS ANDROID MENGGUNAKAN AUGMENTED REALITY (AR). *Jurnal Teknologi Dan Sistem Informasi*, 2(2), 24–31.
- Reza, F., & Putra, A. D. (2021). Sistem Informasi E-Smile (Elektronik Service Mobile)(Studi Kasus: Dinas Kependudukan dan Pencatatan Sipil Kabupaten Tulang Bawang). *Jurnal Teknologi Dan Sistem Informasi*, 2(3), 56–65.
- Rido, A. (2022). ... Using Technology in Language and Literature University Classrooms: Optimizing Synchronous and Asynchronous Online Learning during Disruption-Covid 19 Era. *Proceedings of the UR International Conference ...*, 2–5.

- <https://ices.prosidings.unri.ac.id/index.php/ICES/article/view/7968%0Ahttps://ices.prosidings.unri.ac.id/index.php/ICES/article/viewFile/7968/6880>
- rusliyawati, rusliyawati, Suryani, A. D., & Ardian, Q. J. (2020). Rancang Bangun Identifikasi Kebutuhan Kalori Dengan Aplikasi Go Healthy Life. *Jurnal Teknologi Dan Sistem Informasi*, 1(1), 47–56.
- Samsugi, S., Ardiansyah, A., & Kastutara, D. (2018). Arduino dan Modul Wifi ESP8266 sebagai Media Kendali Jarak Jauh dengan antarmuka Berbasis Android. *Jurnal Teknoinfo*, 12(1), 23–27.
- Samsugi, S., Ismail, I., Tohir, A., & Rojat, M. R. (2023). *Workshop Pembuatan Kode Program Mobil RC Berbasis IoT*. 1(3), 162–167.
- Samsugi, S., Nurkholis, A., Permatasari, B., Candra, A., & Prasetyo, A. B. (2021). Internet of Things Untuk Peningkatan Pengetahuan Teknologi Bagi Siswa. *Journal of Technology and Social for Community Service (JTSCS)*, 2(2), 174.
- Samsugi, S., Yusuf, A. I., & Trisnawati, F. (2020). Sistem Pengaman Pintu Otomatis Dengan Mikrokontroler Arduino Dan Module Rf Remote. *Jurnal Ilmiah Mahasiswa Kendali Dan Listrik*, 1(1), 1–6. <https://doi.org/10.33365/jimel.v1i1.188>
- Sari, F. M., & Putri, S. N. (2019). Academic Whatsapp Group: Exploring Students' Experiences in Writing Class. *Teknosastik*, 17(2), 56–65. <https://doi.org/10.33365/ts.v17i2.324>
- Sartika, L. A., & Pranoto, B. E. (2021). *Analysis of Humor in the Big Bang Theory By Using Relevance Theory : a Pragmatic Study*. 2(1), 1–7.
- Seftiana, M., Najeri, A., Anggono, H., & ... (2021). Sistem Pengelolaan Kebersihan Berbasis Mikrokontroler Arduino Pada Peternakan Unggas. *Jurnal Teknik Dan ...*, 2, 29–39.
- Septilia, H. A., Parjito, P., & Styawati, S. (2020). Sistem Pendukung Keputusan Pemberian Dana Bantuan menggunakan Metode AHP. *Jurnal Teknologi Dan Sistem Informasi*, 1(2), 34–41.
- Setiawansyah, S., Adrian, Q. J., & Devija, R. N. (2021). Penerapan Sistem Informasi Administrasi Perpustakaan Menggunakan Model Desain User Experience. *Jurnal Manajemen Informatika (JAMIKA)*, 11(1), 24–36. <https://doi.org/10.34010/jamika.v11i1.3710>
- Setiawansyah, S., Sulistiani, H., Sulistiyawati, A., & Hajizah, A. (2021). Perancangan Sistem Pengelolaan Keuangan Komite Menggunakan Web Engineering (Studi Kasus : SMK Negeri 1 Gedong Tataan). *Komputika : Jurnal Sistem Komputer*, 10(2), 163–171. <https://doi.org/10.34010/komputika.v10i2.4329>
- Sintaro, S., Surahman, A., Andraini, L., & Ismail, I. (2022). Implementasi Motor Driver Vnh2Sp30 Pada Mobil Remote Control Dengan Kendali Telepon Genggam Pintar. *Jtst*, 3(1), 9–16.
- Sintaro, S., Surahman, A., & Pranata, C. A. (2021). Sistem Pengontrol Cahaya Pada Lampu Tubular Daylight Berbasis Iot. *Jurnal Teknologi Dan Sistem Tertanam*, 2(1), 28–35.
- Slack, P. B. (2023). Available at <http://jurnal.stie-aas.ac.id/index.php/jap>. 23(02), 1–11.
- Smk, D. I., & Huda, A. L. (2022). *Nicky Dwi Puspaningtyas 1\**, *Putri Sukma Dewi 2*, *Lia Febria Lina 3*. 2(1), 17–22.
- Suaidah, S. (2021). Teknologi Pengendali Perangkat Elektronik Menggunakan Sensor Suara. *Jurnal Teknologi Dan Sistem Tertanam*, 02(02).
- Sugama Maskar, Nicky Dwi Puspaningtyas, Putri Sukma Dewi, Putri M. Asmara, I. M. (2022). *Perguruan Tinggi Bagi Masyarakatadesa Hanura-*. 3(1), 324–331.

- Sulistiyawati, A., Hasyim, A., & Suyanto, E. (2013). Pengembangan Bahan Ajar Dalam Bentuk Cd Tutorial Desain Grafis. *Jurnal Teknologi Informasi Komunikasi Pendidikan (Old)*, 1(7).
- Surahman, A., Prastowo, A. T., & Aziz, L. A. (2014). RANCANG ALAT KEAMANAN SEPEDA MOTOR HONDA BEAT BERBASIS SIM GSM MENGGUNAKAN METODE RANCANG BANGUN.
- Tastilia, L., Megawaty, D. A., & Sulistiyawati, A. (2022). MENINGKATKAN PELAYANAN TERHADAP SISWA (STUDY KASUS : SMA PGRI KATIBUNG ). 3(2), 63–69.
- Technology, I., Informasi, S. S., Indonesia, U. T., Informatika, P. S., Indonesia, U. T., Ulum, F., Gunawan, R. D., & Abidin, Z. (2023). Pelatihan Pemograman Python Tingkat Dasar di SMKN 7 Bandarlampung. 1(3), 142–147.
- Utami, L., Lazulva, L., & Fatisa, Y. (2019). Produksi Energi Listrik Dari Limbah Kulit Pisang (*Musa Paradisiaca* L.) Menggunakan Teknologi Microbial Fuel Cells Dengan Permanganat Sebagai Katolit. *Al-Kimiya*, 5(2), 62–67. <https://doi.org/10.15575/ak.v5i2.3833>
- Utami Putri, N. (2022). Rancang Bangun Perangkat Hama Serangga Pada Padi Dengan Sumber Sel Surya (Studi Kasus: Rama Otama 1, Seputih Raman, Lampung Tengah, Lampung). *Electrician*, 16(1), 123–128. <https://doi.org/10.23960/elc.v16n1.2265>
- Very, V. H. S., Pasha, D., Hendra Saputra, V., & Pasha, D. (2021). Komik Berbasis Scientific Sebagai Media Pembelajaran di Masa Pandemi Covid-19. *SJME (Supremum Journal of Mathematics Education)*, 5(1), 85–96. <https://doi.org/10.35706/sjme.v5i1.4514>
- Wajiran, W., Riskiono, S. D., Prasetyawan, P., & Iqbal, M. (2020). Desain Iot Untuk Smart Kumbang Thinkspeak Dan Nodemcu. *POSITIF: Jurnal Sistem Dan Teknologi Informasi*, 6(2), 97–103.
- Wardaniningsih, A. D., & Kasih, E. N. E. W. (2022). Delineation of Women Identity in the Disney Animated Film *Encanto* (2019). *Lire Journal (Journal of Linguistics and Literature)*, 6(2), 209–229. <https://doi.org/10.33019/lire.v6i2.160>
- Yolanda, S., & Neneng, N. (2021). Rancang Bangun Sistem Informasi untuk Perhitungan Biaya Sewa Kontainer Pada PT Java Sarana Mitra Sejati. *Jurnal Ilmiah Sistem Informasi Akuntansi*, 1(1), 24–34.
- Yulianti, T., Samsugi, S., Nugroho, A., & Anggono, H. (2021). Rancang Bangun Alat Pengusir Hama Babi Menggunakan Arduino Dengan Sensor Gerak. *Jtst*, 02(01), 21–27.
- Yunita, L., Isnain, A. R., & Dellia, P. (2022). Analisis Perancangan Sistem Informasi Akuntansi Pencatatan Dan Pengelolaan Keuangan Pada Yayasan Panti Asuhan Harapan Karomah. 2(2), 62–68.